

PAT-NO: JP02000049159A
DOCUMENT-IDENTIFIER: JP 2000049159 A
TITLE: SEMICONDUCTOR DEVICE AND MANUFACTURE
THEREOF
PUBN-DATE: February 18, 2000

INVENTOR-INFORMATION:
NAME COUNTRY
MINAZU, YASUMASA N/A

ASSIGNEE-INFORMATION:
NAME COUNTRY
TOSHIBA CORP N/A

APPL-NO: JP11150929
APPL-DATE: May 31, 1999

PRIORITY-DATA: 10149213 (May 29, 1998)

INT-CL (IPC): H01L021/318, H01L021/283 , H01L021/8234 ,
H01L027/088
 , H01L027/115 , H01L029/78 , H01L021/8247 ,
H01L029/788
 , H01L029/792

ABSTRACT:

PROBLEM TO BE SOLVED: To form a thin gate insulating film without causing increase of a fixed charge density.

SOLUTION: A thin SiO₂ film 2 and an amorphous silicon thin film 3 are sequentially formed on a silicon substrate 1, and then subjected to heat treatment in an atmosphere containing NO as a nitriding species to form an oxy

nitride film 4A containing nitrogen at an interface between the films 2 and 3 with use of the film 3 forming an interface with the film 2 as a silicon supply source. Thereafter, unwanted SiON film 4' formed on the film 3 during the heat treatment is removed.

COPYRIGHT: (C)2000,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2000-49159
(P2000-49159A)

(43) 公開日 平成12年2月18日 (2000.2.18)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード (参考)
H 0 1 L	21/318	H 0 1 L 21/318	C
	21/283	21/283	C
	21/8234	27/08	1 0 2 C
	27/088	27/10	4 3 4
	27/115	29/78	3 0 1 G

審査請求 未請求 請求項の数11 O L (全 14 頁) 最終頁に続く

(21) 出願番号 特願平11-150929

(22) 出願日 平成11年5月31日 (1999.5.31)

(31) 優先権主張番号 特願平10-149213

(32) 優先日 平成10年5月29日 (1998.5.29)

(33) 優先権主張国 日本 (J P)

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 水津 康正

神奈川県横浜市磯子区新杉田町8番地 株

式会社東芝横浜事業所内

(74) 代理人 100083161

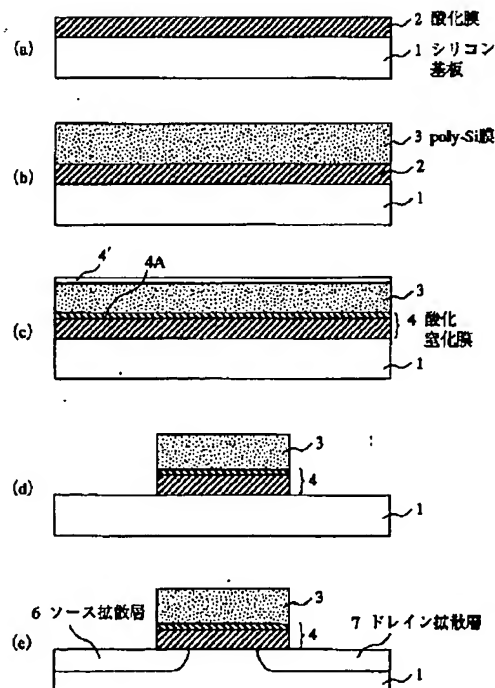
弁理士 外川 英明

(54) 【発明の名称】 半導体装置およびその製造方法

(57) 【要約】

【課題】 固定電荷密度の増加を招くことなく、薄いゲート絶縁膜を形成すること。

【解決手段】 シリコン基板1上に薄いSiO₂膜2、非晶質シリコン薄膜3aを順次形成し、次に窒化種としてNOを含む雰囲気中での熱処理により、SiO₂膜2との界面の非晶質シリコン薄膜3aをシリコン供給源としてSiO₂膜2と非晶質シリコン薄膜3aとの界面にオキシナイトライド膜4Aを形成することにより、ゲート絶縁膜として窒素を含むSiON膜4を形成する。その後、上記熱処理の際に非晶質シリコン薄膜3aの表面に形成された不要なSiON膜4'を除去する。



【特許請求の範囲】

【請求項1】窒素、シリコンおよび酸素を含む絶縁物と、この絶縁物上に形成されたシリコン膜とを具備してなり、前記シリコン膜との界面における前記絶縁物の窒素の面密度が 1×10^{13} (個/cm²) 以上、かつ前記シリコン膜と反対側の前記絶縁物の表面における窒素濃度が前記シリコン膜との界面における前記絶縁物の窒素濃度の $1/10$ 以下であることを特徴とする半導体装置。

【請求項2】半導体基板上に形成されたシリコン膜と、このシリコン膜と前記半導体基板との間に前記シリコン膜に接するように形成され、前記シリコン膜との界面における窒素の面密度が 1×10^{13} (個/cm²) 以上、かつ前記半導体基板との界面における窒素濃度が前記シリコン膜との界面における窒素濃度の $1/10$ 以下である窒素を含むシリコン酸化膜とを具備してなることを特徴とする半導体装置。

【請求項3】前記シリコン膜は、2層以上の多結晶シリコン膜が積層されてなる積層シリコン膜であることを特徴とする請求項2に記載の半導体装置。

【請求項4】前記窒素を含むシリコン酸化膜との界面における前記シリコン膜の窒素の面密度が 1×10^{11} 個/cm² 以上であることを特徴とする請求項2に記載の半導体装置。

【請求項5】前記シリコン膜中にホウ素が含まれていることを特徴とする請求項2に記載の半導体装置。

【請求項6】前記シリコン膜の厚さは1ミクロン以下であることを特徴とする請求項1乃至請求項5の何れか1項に記載の半導体装置。

【請求項7】絶縁物上にシリコン膜を形成する工程と、NOまたはN₂OまたはNH₃の少なくとも何れかを含む雰囲気中で熱処理によって、前記絶縁物との界面の前記シリコン膜をシリコン供給源として前記絶縁物と前記シリコン膜との界面にオキシナイトライド膜を形成する工程とを有することを特徴とする半導体装置の製造方法。

【請求項8】半導体基板上に絶縁膜を形成する工程と、この絶縁膜上に第1のシリコン膜を形成する工程と、N₂OまたはN₂OまたはNH₃の少なくとも何れかを含む雰囲気中で熱処理によって、前記絶縁膜との界面の前記第1のシリコン膜をシリコン供給源として前記絶縁膜と前記第1のシリコン膜との界面にオキシナイトライド膜を形成する工程と、前記第1のシリコン膜中に不純物を添加する工程と、を有することを特徴とする半導体装置の製造方法。

【請求項9】前記熱処理の際に、前記絶縁膜と反対側の前記第1のシリコン膜の表面に、前記第1のオキシナイトライド膜とは別に形成されたSiON膜またはシリコン窒化膜を除去する工程と、前記第1のシリコン膜上に第2のシリコン膜を形成する工程と、前記第2のシリコ

ン膜中に不純物を添加する工程と、前記第1および第2のシリコン膜を所定の形状に加工する工程とを更に有することを特徴とする請求項7に記載の半導体装置の製造方法。

【請求項10】前記不純物がホウ素であることを特徴とする請求項7乃至請求項8に記載の半導体装置の製造方法。

【請求項11】前記熱処理によって、前記第1のオキシナイトライド膜の窒素の面密度を 1×10^{13} 個/cm² 以上、かつ前記半導体基板と前記絶縁膜との界面における窒素濃度が前記第1のシリコン膜と前記第1のオキシナイトライド膜の界面における窒素濃度の $1/10$ 以下であるSiON膜に前記絶縁膜を変えることを特徴とする請求項7乃至請求項8に記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体装置およびその製造方法に係わり、特にオキシナイトライド膜を有する半導体基板およびその製造方法に関する。

【0002】

【従来の技術】MOSFETのゲート絶縁膜やEEPROMのトンネル絶縁膜などMOS-LSIに用いられる半導体基板上の薄い絶縁膜としては、当初シリコン酸化膜(SiO₂膜、以下単に酸化膜とも記す。)が専ら用いられていた。

【0003】しかし、装置性能上の要求からSiO₂膜の膜厚は薄くなり、その結果としてリーク電流の増加や電流ストレスによる特性劣化などの問題が顕在化している。また、不純物の拡散防止などの膜特性に対する要求も厳しくなり、シリコン酸化膜ではその要求に応えられなくなっている。そこで、シリコン酸化膜の代わりに、シリコン酸化膜に窒素を添加したSiON膜(以下、単にSiON膜とも記す。)を用いることが提案されている。尚、以下ではSiON膜中の厚さ方向に窒素の濃度の変化がある場合でも総体的に窒素を含むシリコン酸化膜はSiON膜と称する。また、特に窒素濃度の高い膜をオキシナイトライド膜と称することとする。このSiON膜の形成方法としては、シリコン酸化膜をNH₃(アンモニア)、N₂O(一酸化二窒素)またはNO(一酸化窒素)などの窒素種を含む雰囲気中で熱処理する方法や、シリコン酸化膜を窒素の活性種である窒素ラジカルを含む雰囲気中に曝すなどの方法が知られていた。

【0004】ここで、窒素ラジカルも化学的には窒化種の一つであるから、結局上述したいずれの方法も、SiON膜の形成のもとになるシリコン酸化膜を窒化種を含む雰囲気中に直接曝す方法である。

【0005】このうち窒素ラジカルを用いた方法(S. Hattangady et al., IEDM Te

chnical Digest, p495 (1996)) は、シリコン酸化膜の表面側に窒素を選択的に分布させることができるという上記の方法にない利点を有する。

【0006】しかし、窒素ラジカルを用いた方法は、窒素ラジカルを発生させる過程でグロー放電のようなプラズマを用いる方法を採らざるを得ず、反応容器などからの不純物の混入を避けることが難しい。そのため、この方法は、半導体製造工程の中でも最も高い清浄度を要求されるゲート絶縁膜やトンネル絶縁膜の形成工程で実用化されるには至っていない。

【0007】窒素ラジカルを用いた方法は上述したような問題があることから、従来、SiON膜の形成工程で用いられてきたのは、SiO₂膜をNH₃、N₂OまたはNOなどの窒化種を含む雰囲気中での熱処理によって窒化する方法であった。

【0008】この中で、NH₃による窒化は最も古くから行われてきた方法であるが、この方法では形成されたSiON膜中に多量の水素が含まれてしまい、これによりSiON膜の電気的特性が劣化してしまう。そのため、NH₃による窒化処理に続いて、酸化性雰囲気での熱処理によって水素を除去する必要がある。

【0009】しかしながら、酸化性雰囲気中での熱処理を行うと、SiON膜の膜厚が一定量増加してしまうので、極薄いSiON膜を形成することが不可能になってしまうという問題が起こる。

【0010】また、N₂Oを用いた方法の場合、窒化種はNOであるので、本質的にはNOによる窒化と変わらない。しかし、N₂Oを用いた方法は同分子が熱処理中に分解してしまい、窒化種であるNOと酸化種である酸素(O₂)とを同時に生じるため、相対的に窒化種の濃度が上げられず、膜中に十分な窒素を導入することができない一方で、酸化が同時に進行してしまい、本来薄く保ちたいSiON膜の膜厚が増加するという問題があった。

【0011】このため、N₂OではなくてNOが窒化種として一般的に用いられるようになってきた(J. Dirket al. · U. S. Patent 5, 591, 681 (1997))。

【0012】NOはそれ自身水素を含まないため、これによる窒化はNH₃を用いた方法の場合とは異なり、形成されたSiON膜中に多量の水素が含まれてしまうという問題は原理的にない。

【0013】ところで、NOを用いた方法では、窒素がシリコン酸化膜とその下地である半導体基板または半導体膜との界面に選択的に導入される性質がある。その結果、シリコン酸化膜と半導体基板または半導体膜との界面に一定量以上の窒素が分布した状態が形成される。

【0014】このような状態ではSiON膜中の正の固定電荷密度が増加するなどして、同界面の電気的な特性

が劣化するという問題が起こる。また、このようなSiON膜をゲート絶縁膜に用いると、MOSFETの電流駆動力特性が劣化するという問題が起こる。

【0015】その一方、窒素導入の重要な目的のひとつであるゲート電極からの不純物の拡散を抑制することなどを考慮すれば、窒素は必ずしもSiON/半導体界面に分布する必要はなく、SiON膜中のどこかに入ってくれば良い。

【0016】これらのことから、SiON/半導体界面の電気的特性を劣化させないSiON膜を形成するためには、NOを含む雰囲気中での熱処理により、シリコン酸化膜/半導体基板界面に窒素を導入した後、同膜を酸化性雰囲気中での熱処理によって窒素分布のピークを同界面から離す必要がある。

【0017】しかしながら、酸化性雰囲気中での熱処理を行うと、SiON膜の膜厚が一定量増加してしまうので、極薄いSiON膜を形成することが不可能になってしまうという問題が起こる。

【0018】なお、NH₃を用いた方法は窒素はSiON膜中深さ方向に広く分布するものの、SiON/半導体界面にも窒素が分布するという意味でNO窒化と同様の問題もあった。

【0019】

【発明が解決しようとする課題】上述の如く、従来のSiON膜の形成方法として、NH₃、N₂OまたはNOの窒化種を含む雰囲気中での熱処理によって、SiO₂膜を窒化する方法が提案されていた。

【0020】しかしながら、NH₃を用いた方法は膜中の水素含有量の低量化と薄膜化を両立できず、またN₂Oを用いた方法は膜厚の増加が避けられず、そしてNOを用いた方法は膜中の固定電荷密度の低減化と薄膜化とを両立できないという問題があった。

【0021】本発明は、上記事情を考慮してなされたもので、その目的とするところは、特性の劣化を招くことなく薄く形成することができる窒素、シリコンおよび酸素を含む絶縁物または窒素を含むシリコン酸化膜(SiON膜)を備えた半導体装置およびその製造方法を提供することにある。

【0022】

【課題を解決するための手段】〔構成〕上記目的を達成するために、本発明に係る半導体装置は、窒素、シリコンおよび酸素を含む絶縁物と、この絶縁物上に形成されたシリコン膜とを備え、前記シリコン膜との界面における前記絶縁物の窒素の面密度が 1×10^{13} 個/cm²以上、かつ前記シリコン膜と反対側の前記絶縁物の表面における窒素濃度が前記シリコン膜との界面における前記絶縁物の窒素濃度の1/10以下であることを特徴とする。

【0023】ここで、前記絶縁物は、例えば半導体基板上に形成された絶縁膜、または絶縁基板と絶縁膜との積

層絶縁物である。本発明に係る他の半導体装置は、半導体基板上に形成されたシリコン膜と、このシリコン膜と前記半導体基板との間に前記シリコン膜に接するように形成され、前記シリコン膜との界面における窒素の面密度が 1×10^{13} 個/cm²以上、かつ前記半導体基板との界面における窒素濃度が前記シリコン膜との界面における窒素濃度の1/10以下である窒素を含むシリコン酸化膜とを備えていることを特徴とする。

【0024】ここで、前記シリコン膜は、2層以上の多結晶シリコン膜が積層されてなる積層シリコン膜であつても良い。また、前記シリコン膜との界面における窒素の面密度のより好ましい値は 1×10^{14} 個/cm²以上である。

【0025】また、前記窒素を含むシリコン酸化膜との界面における前記シリコン膜の窒素の面密度が 1×10^{11} 個/cm²以上であることが好ましい。また、前記シリコン膜は、例えば不純物としてホウ素が含まれているものである。また、前記シリコン膜は1ミクロン以下であることが好ましく、更に50nm以下であれば顕著な効果が得られる。

【0026】また、本発明に係る半導体装置の製造方法では、絶縁物上にシリコン膜を形成する工程と、NOまたはN₂OまたはNH₃の少なくとも何れかを含む雰囲気中での熱処理によって、前記絶縁物との界面の前記シリコン膜をシリコン供給源として前記絶縁物と前記シリコン膜との界面にオキシナイトライド膜を形成する工程とを有することを特徴とする。

【0027】さらに、半導体基板上に絶縁膜を形成する工程と、この絶縁膜上に第1のシリコン膜を形成する工程と、NOまたはN₂OまたはNH₃の少なくとも何れかを含む雰囲気中での熱処理によって、前記絶縁膜との界面の前記第1のシリコン膜をシリコン供給源として前記絶縁膜と前記第1のシリコン膜との界面にオキシナイトライド膜を形成する工程と、前記第1のシリコン膜中に不純物を添加する工程と、を有することを特徴とする。

【0028】また、前記熱処理の際に、前記絶縁膜と反対側の前記第1のシリコン膜の表面に、前記第1のオキシナイトライド膜とは別に形成されたSiON膜またはシリコン窒化膜を除去する工程と、前記第1のシリコン膜上に第2のシリコン膜を形成する工程と、前記第2のシリコン膜中に不純物を添加する工程と、前記第1および第2のシリコン膜を所定の形状に加工する工程とを更に有することを特徴とする。

【0029】さらに、前記不純物がホウ素であることを特徴とする。また、前記熱処理によって、前記第1のオキシナイトライド膜の窒素の面密度を 1×10^{13} 個/cm²以上、かつ前記半導体基板と前記絶縁膜との界面における窒素濃度が前記第1のシリコン膜と前記第1のオキシナイトライド膜の界面における窒素濃度の1/10以下であるSiON膜に前記絶縁膜を変えることを特徴

とする。

【0030】〔作用〕本発明に係る半導体装置によれば、窒素を含むシリコン酸化膜と半導体基板との界面における窒素濃度が、窒素を含むシリコン酸化膜とシリコン膜との界面における窒素濃度よりも十分に低くなっている(1/10以下)、窒素を含むシリコン酸化膜中の固定電荷密度の増加の問題はない。

【0031】また、シリコン膜との界面における窒素を含むシリコン酸化膜の窒素の面密度が 1×10^{13} 個/cm²以上になっているので、シリコン膜中に不純物が添加されていてもその不純物が、窒素を含むシリコン酸化膜を介して半導体基板に拡散することを効果的に防止できることになる。

【0032】また、このような構造の窒素を含むシリコン酸化膜は、本発明に係る半導体装置の製造方法によって膜厚の増加を招くことなく形成できるので、その薄膜化を容易に行うことができる。

【0033】膜厚の増加が起こらない理由は以下の通りである。本発明では、絶縁膜との界面のシリコン膜をシリコン供給源として用いることにより、絶縁物とシリコン膜との界面にオキシナイトライド膜が優先的に形成される。まず、この熱処理によってシリコン膜の酸化が殆ど進行しないことによって上記絶縁膜(窒素を含むシリコン酸化膜)の膜厚は増加しない。

【0034】また、NOまたはN₂OまたはNH₃のいずれの窒化性雰囲気を用いた場合でも、前記シリコン膜中を拡散して前記シリコン膜と前記絶縁膜との界面でのオキシナイトライド膜の形成に寄与する窒化剤は、前記シリコン膜と前記絶縁膜との界面において消費されてしまい、前記絶縁膜中を殆ど拡散しない。つまり、窒化剤はシリコン、酸素が存在する所でSiONを形成して安定する性質がある。このため、十分にシリコン、酸素が存在する前記界面では、窒素は消費され尽くし、更に絶縁膜中に拡散して行くものは殆どない。このため、前記シリコン膜との界面から離れたところ、つまり半導体基板付近に窒素が導入されることがない。その結果、シリコン膜との界面で窒素濃度が高い、かつ、半導体基板との界面で窒素濃度の低い窒素を含むシリコン酸化膜(オキシナイトライド膜を含むSiON膜)を形成することができる。

【0035】したがって、本発明によれば、SiON膜の膜厚増加の原因となる酸化性雰囲気中での熱処理などの方法によって、窒素分布のピークをシリコン膜との界面に移動させる必要がないので、窒素を含むシリコン酸化膜の薄膜化を図れるようになる。

【0036】

〔発明の実施の形態〕以下、図面を参照しながら本発明の実施の形態(以下、実施形態という)を説明する。

(第1の実施形態)図1は、本発明の第1の実施形態に係るMOSFETの製造方法を示す工程断面図である。

【0037】まず、図1(a)に示すように、単結晶のシリコン基板1を酸化性雰囲気中で熱処理して、シリコン基板1の表面にゲート絶縁膜となる薄いシリコン酸化膜(以下単に酸化膜という)2を形成する。本実施形態の方法では、この酸化膜2の膜厚は工程を通じて殆ど変化しないため、ここで形成する酸化膜2の膜厚はほぼゲート絶縁膜としての必要膜厚そのものと考えて良い。

【0038】次に図1(b)に示すように、酸化膜2上に厚さ200nm程度の多結晶シリコン(Poly-Si)膜3を堆積する。この工程の本質は、酸化膜2上にそれに接してシリコン薄膜(多結晶シリコン膜3)を形成することにある。したがって、膜厚やその均一性の制御性が向上するなどの利点があれば、多結晶シリコン膜3上にさらに他の材料からなる薄膜、例えば厚さ1~10nm程度の別の酸化膜が更に形成されていても良い。また、可能ならば、多結晶シリコン膜3の代りにシリコンの単結晶薄膜を酸化膜2上に形成しても良い。

【0039】このように200nm程度の多結晶シリコン膜3厚であれば、酸化膜2界面に形成されるオキシナイトライド膜の窒素濃度は容易に 10^{14} に達する。次に図1(c)に示すように、シリコン基板1を一酸化窒素(NO)を含む雰囲気中で熱処理して、多結晶シリコン膜3pと酸化膜2との間に窒素濃度の高いオキシナイトライド膜4Aを形成して、酸化膜2と合わせてゲート絶縁膜としての窒素を含む酸化膜(以下、SiON膜という、図中は酸化窒化膜と記載)4に変える。このとき、多結晶シリコン膜3pの表面にもSiON膜4'が形成される。

【0040】このようにして形成されたSiON膜4は、多結晶シリコン薄膜3p側の表面部分が他の部分、特にシリコン基板1側の表面部分よりも窒素濃度が高くオキシナイトライド膜4Aになっている。

【0041】そのようになる理由は以下の通りである。まず、窒化剤であるNOが多結晶シリコン膜3のようなシリコン膜と反応する際、その表面を窒化すると共に、更にシリコン膜中に窒化剤を拡散させる。

【0042】この新たな窒化剤は解離した窒素原子と想定される。この新たな窒化剤はシリコン膜の反対側の表面に達してその面を窒化する。即ち、この窒化剤はシリコン中では安定にならない。このとき、このシリコン膜の下側に酸化膜2のような膜が存在しても、この新たな窒化剤は上記シリコン膜と酸化膜2との界面で殆ど消費されてしまい、酸化膜中を殆ど拡散しない。このため、酸化膜の下にシリコン基板には、窒化剤は殆ど到達せず、従って、シリコン基板1表面には殆ど窒素は導入されない。

【0043】このようにして、SiON膜4の多結晶シリコン膜3側界面の方がシリコン基板1側界面よりも窒素濃度の高いSiON膜4が形成されることになる。また、上記熱処理は、例えば通常の電気炉方式の熱処理装

置を用いて行う。この場合の典型的な熱処理条件は以下の通りである。すなわち、NO分圧は1000~100000Pa程度、熱処理温度は700~1000℃である。

【0044】また、電気炉方式の代わりに、RTP(Rapid Thermal Processor)を用いて高温、短時間、例えば1100℃、60秒程度で熱処理を行っても良い。NO分圧はやはり1000~100000Pa程度である。

【0045】これらのNO分圧、熱処理温度、さらには熱処理時間、多結晶シリコン膜3の膜厚などは、導入窒素量を定める制御変数である。次に図1(d)に示すように、多結晶シリコン膜3上のSiON膜4'を例えば希弗酸水溶液を用いたウェットエッチングにより選択的に除去した後、多結晶シリコン膜3、SiON膜4を周知のフォトリソグラフィおよびエッチングを用いてパターンニングする。

【0046】次に図1(e)に示すように、イオン注入法によって多結晶シリコン膜3中に不純物を導入すると共に、シリコン基板1にも多結晶シリコン膜3のパターンに対して自己整合的に不純物を導入する。

【0047】最後に、この構造をアニールして不純物を活性化して、多結晶シリコン膜3の抵抗を下げ、MOSFETのゲート電極を形成すると共に、シリコン基板1中にソース拡散層6並びにドレイン拡散層7を形成して、MOSFET構造を完成する。

【0048】尚、多結晶シリコン膜3の膜厚は、その厚さがゲート電極の設計高さとなるように選ぶ。また、上記多結晶シリコン膜3を更に低抵抗化するために、その上に低抵抗の導電層、例えばタングステン膜などの金属膜や、チタンシリサイド膜などの金属シリサイド膜などを積層しても良い。

【0049】図2は、このようにして製造されたMOSFETのゲート電極部中の窒素の深さ方向の濃度分布を二次イオン質量分析(SIMS)法によって調べた結果を示す図である。図2から、SiON膜(図中、酸化窒化膜と記載)4中の窒素は多結晶シリコン膜3側のオキシナイトライド層領域(図中で窒素の面密度分布がピークを有している部分)に多く分布していることが確認された。また、その多結晶シリコン膜3側の面密度の値は $1.8 \times 10^{14} \text{ atoms/cm}^2$ であることが分かった。

【0050】なお、ここでいう窒素の面密度とは、文字通り単位面積当たりに分布する窒素原子の数であって、図2に見られるような各深さにおける窒素原子の密度を深さ方向に積分することによって得られるものである。

【0051】後述するように、SiON膜4を形成することの重要な効果として、多結晶シリコンゲート電極中に添加された不純物、特にBのシリコン基板1中への拡散を阻止することがあげられるが、このために必要な窒

素濃度は少なくとも1平方センチメートル当たり 1×10^{13} 個以上、望ましくは 1×10^{14} 個以上と考えられる。図2の結果は、本実施形態の方法によって、面密度が上記必要な値となるように窒素を容易に導入できることを示している。

【0052】本実施形態によれば以下のような効果が得られる。第1の効果として、シリコン基板1と酸化膜2との界面付近に窒素がほとんど導入されないことによって、シリコン基板1との界面におけるSiON膜4中の窒素濃度は十分に低くなり、その結果、SiON膜4とシリコン基板1との界面の固定電荷密度も十分に低くすることが出来ることがある。

【0053】図3は、本実施形態の方法によって形成したMOS界面の固定電荷密度と導入窒素量との関係、および従来のNO窒化によって形成したMOS界面の固定電荷密度と導入窒素量との関係を示す特性図である。

【0054】図3から、本実施形態の方法によって形成したMOS界面ではシリコン基板1とSiON膜4との界面付近に窒素が殆ど存在しない事実を反映して、従来のNO窒化によって形成したMOS界面に比べて、導入窒素量が増加しても固定電荷密度は殆ど増えないことが分かる。

【0055】第2の効果として、SiON膜4の薄膜化にが可能であることがある。本実施形態の方法によってMOSFETを製造した場合、シリコン酸化膜2に窒素を導入してSiON膜4に変換するに当たって、水素が一切導入されないため、当然これを除去する必要もなく、また、当初から窒素は多結晶シリコン膜（ゲート電極）5とシリコン酸化膜2との界面に選択的に高密度に導入されるため、シリコン基板1とシリコン酸化膜2との界面の窒素濃度を改めて低減する必要もない。

【0056】したがって、水素を除去するための酸化性雰囲気中での熱処理、および窒素分布のピークを上記界面から離すための酸化性雰囲気中での熱処理を追加する必要がないため、SiON膜4の膜厚は当初のシリコン酸化膜2の膜厚とほぼ同じなる。

【0057】これによってSiON膜4の薄膜化を実現できるようになる。本実施形態の方法で形成したSiON膜4の膜厚は、初期のシリコン酸化膜2が5.0nmであったのに対し、5.1nmであり、殆ど増加していなかった。これに対し、従来方法でSiON膜を形成した場合は、初期の酸化膜厚が5.0nmである時、5.9nmであった。尚、この従来方法では、NO雰囲気中での熱処理による窒化の後に、シリコン基板との界面の窒素濃度を下げるために酸化性雰囲気での熱処理を追加した場合の膜厚を示している。また、膜厚は全て電気的な容量測定から求めた、いわゆる酸化膜換算膜厚である。

【0058】上記実施形態ではシリコン膜を通して窒素導入を行っているため、同シリコン膜部分の導電率が低

下することによって実質的な膜厚が増加することが懸念されるが、上記の結果は、膜厚は全て電気的な容量測定から求めた値なので、そのような影響を全て含んだ結果である。従って、少なくとも悪影響は殆どなく、結果として薄膜形成が可能であることを示すものといえ、本発明の方法に固有の問題も特にないことを示している。

【0059】表1から、本実施形態の方法によれば、窒素導入の工程に固有の膜厚増加がないために、従来の方法では不可能な膜厚までSiON膜4を薄くすることが可能となることが分かる。

【0060】このようにゲート絶縁膜であるSiON膜4の薄膜化によって、MOSFETの駆動力が増加し、最終的にはそれを含む半導体装置の高性能化を実現できるようになる。

【0061】第3の効果は、不純物の拡散の抑制についてである。すなわち、本実施形態によれば、ゲート電極として用いる多結晶シリコン膜3中の電気的に活性な不純物が、薄いSiON膜4を介してシリコン基板1中に拡散してしまうことを効果的に抑制することできる。

【0062】このような効果が得られる理由の一つはゲート絶縁膜がSiON膜4であることによるが、それ以外に以下の2つの理由があげられる。第1の理由は、ゲート電極（多結晶シリコン膜3）とゲート絶縁膜（SiON膜4）との界面に窒素が多く分布しているため、ゲート電極からゲート絶縁膜へ方向の不純物拡散を最も効果的に抑制できるからである。

【0063】第2の理由は、本実施形態の方法によって形成されたSiON膜4に直接接する多結晶シリコン膜3は、酸化膜2の窒化工程時にその結晶粒界にもある程度の濃度の窒素が導入され、この窒素の導入によって結晶粒界が塞がれる形になって、不純物の拡散が抑制されるからである。

【0064】尚、窒素を含有した多結晶シリコン膜によって不純物拡散を抑制する方法については、例えば特許番号第2701763号に開示された方法があるが、この方法では、当該窒素を含有した多結晶シリコン膜の比抵抗が単に $10^{12} \Omega \text{cm}$ より小さいと規定されているに過ぎない。しかし、この値は比抵抗の値として余りに大きく、ゲート絶縁膜の実質的な膜厚が確実に増加する条件になっている。

【0065】これに対して本発明の方法によれば、多結晶シリコン膜中の窒素は大部分が結晶粒界中に存在するため、多結晶シリコン膜自体の電気伝導特性には殆ど影響はなく、比抵抗は $10^{-2} \Omega \text{cm}$ 程度乃至それ以下であって、上記特許に開示された方法とは全く状況が異なる。

【0066】このような効果が特に顕著に現れるのは、多結晶シリコン膜3中に添加する不純物として、拡散速度の速いホウ素を用いた場合である。実際に、不純物としてホウ素を用いたpチャネル型MOSFETについ

てその効果を調べてみた。

【0067】図4はその結果を示す特性図であって、pチャンネル型MOSFETの形成後の熱工程に対するしきい値電圧の変動とばらつきを示している。また、図4には従来法によって形成した場合の結果も示してある。

【0068】図4から、本実施形態の方法によって製造されたホウ素を含むpチャンネル型MOSFETは、従来の方法によって製造されたそれに比べて、しきい値電圧の変動、バラツキが十分に抑制されていることが分かる。

【0069】以上のような効果を持ちながら、一方で本実施形態の方法は工程が非常に簡単で、工程数の増加も最小限に抑えられる。また、本実施形態の方法は、窒素ラジカルを用いた方法とは異なり、高品質の薄いゲート絶縁膜を作る工程での実用が難しい工程を含まず、ゲート絶縁膜の工程で容易に用いられる工程の組み合わせによって構成されているため、実際の製造工程への適用が容易にできるという利点を有している。

【0070】以上述べたように本実施形態によれば、膜特性の劣化を招くことなく、ゲート絶縁膜としての薄いSiON膜4を有するMOSFETを容易に実現できるようになる。

【0071】なお、本実施形態は以下のように種々変形が可能である。まず、ゲート電極の形成に当たって、図5に示す通り、多結晶シリコン膜を2層に分けて形成することも可能である。

【0072】つまり、図5(a)に示すように、シリコン基板1の表面に酸化膜2を形成した後、図5(b)に示すように、上記酸化膜2上に厚さ50nm程度の多結晶シリコン薄膜3を堆積する。ここで、多結晶シリコン薄膜3の膜厚は導入しようとする窒素量などの条件から決めることができる。即ち、多結晶シリコン薄膜3の膜厚を薄くすれば多くの窒素を導入可能である。また、より平坦性の得やすい方法として、多結晶シリコン薄膜の代わりに非晶質シリコン薄膜を用いても良い。

【0073】また、これらの多結晶シリコン薄膜または非晶質シリコン薄膜上に厚さ10nm程度の酸化膜を形成しても良いことは、上に述べた場合と同様である。次に、図5(c)に示すように、シリコン基板1を一酸化窒素(NO)を含む雰囲気中で熱処理して、多結晶シリコン薄膜3と酸化膜2との間にオキシナイトライド膜4Aを形成して、酸化膜2と合わせて全体としてSiON(窒化酸化)膜4にする。このとき、多結晶シリコン薄膜3の表面にはSiON膜4'が形成される。また、多結晶シリコン薄膜3の代わりに非晶質シリコン薄膜を形成した場合でも、同薄膜は熱処理によってこの段階では多結晶シリコン薄膜に変わっている。このときの熱処理条件も、やはり導入しようとする窒素量などの条件から決めることができる。

【0074】次に図5(d)に示すように、多結晶シリ

コン薄膜3上のSiON膜4'を例えば希弗酸水溶液を用いたウェットエッチングによって選択的に除去した後、ゲート電極となる不純物を含む多結晶シリコン(poly-Si)膜5を例えばCVD法を用いて全面に堆積する。但し、不純物は、イオン注入法などによって後の段階で導入しても良い。

【0075】この後、アニールによって上記不純物を活性化するとともに、この活性化された不純物を多結晶シリコン薄膜3中に拡散させることによって、多結晶シリコン膜5および多結晶シリコン薄膜3の全体の抵抗を下げる。

【0076】次に図5(e)に示すように、多結晶シリコン膜5、多結晶シリコン薄膜3およびSiON膜4を周知のフォトリソグラフィおよびエッチングを用いてパターンニングして、MOSFETのゲート電極部を形成する。

【0077】最後に、やはり周知の方法に従ってソース拡散層6およびドレイン拡散層7を自己整合的に形成してMOSFETが完成する。このようにして形成したMOSFETでは、窒素導入時の電極である多結晶シリコン薄膜3を適宜選ぶことによって導入される窒素濃度を高くしやすい上、多結晶シリコン膜が2層になっており、不純物が最も拡散しやすい結晶粒界が厚さ方向に不連続になることから、不純物拡散を更に効果的に抑制することが可能になる。

【0078】この場合に、電極を更に低抵抗化するために、多結晶シリコン膜5上に低抵抗の導電層、例えばタングステン膜などの金属膜や、チタンシリサイド膜などの金属シリサイド膜などを積層しても良い。

【0079】また、これらの実施形態では窒素導入をNOを含む雰囲気中で熱処理によって行ったが、その代わりにN₂OやNH₃を含む雰囲気を用いてもよい。図6はNOおよびNH₃を用いて熱処理を行った場合の導入窒素量を多結晶シリコン膜の膜厚に対してプロットしたものである。NOと同様、NH₃でも窒素が導入できることがわかる。ここで、NH₃を用いた場合でも、窒素が多結晶シリコン層と酸化膜の界面のみに導入されて、基板側界面には殆ど導入されないことはNOを用いた場合と同様である。

【0080】また、図10にNOを用いた場合のSiON膜近傍での窒素(Nitrogen)、酸素(Oxygen)の深さ方向(Depth)の濃度(Concentration)プロファイルを示した。また、図11にNH₃を用いた場合の同様の濃度プロファイルを示した。また、図12、図13にはそれぞれNO、NH₃を用いた時の従来法を用いた時の同様の濃度プロファイルを示した。ここから明らかな様に、本発明を用いることにより窒素のピークはポリシリコン(Poly-Si)とSiONとの界面にあるのに対し、従来法ではSiONとシリコン基板(sub)界面にある。この傾向

は、窒化種が NH_3 でも NO でも大差はない。

【0081】尚、 NH_3 を用いた場合には、熱処理後に多結晶膜表面に NO の場合よりも厚い窒化膜層が形成されるため、この窒化膜層を除去する必要のない構造ではこの窒化膜層を水などの拡散を抑制するバリア層として用いることが可能である。

【0082】また、本実施形態では、MOSFETを単結晶のシリコン基板1に形成したが、薄膜トランジスタ(TFT:Thin Film Transistor)などのように多結晶シリコン層に素子を形成しても10 11

【0083】また、本実施形態では、熱酸化によって基板表面を改質することによって酸化膜2を形成したが、通常のCVD法、PECVD法などの堆積法によって酸化膜2を形成しても良い。

【0084】また、上記 NO を含む雰囲気中での熱処理を行う前に、必要に応じて酸化膜2中に窒素を導入しても良い。例えば、酸化膜2の形成後、非晶質シリコン薄膜3aの形成前に、窒化種として NO を含む雰囲気中で熱処理を行えば、良く知られている通り、シリコン基板1と酸化膜2との界面に窒素が導入されるので、酸化膜2の裏面(酸化膜2のシリコン基板側の表面)にもSiON膜を形成できる。

【0085】したがって、この後、酸化膜2上に非晶質シリコン薄膜3aを形成し、さらに NO を含む雰囲気中での熱処理を再度行えば、シリコン基板1と酸化膜2との界面および酸化膜2と多結晶シリコン膜3pと酸化膜2との界面に窒素を多く含むSiON膜を形成できる。

【0086】このようにして形成されたSiON膜はその上下に窒素が多く分布した窒素濃度分布を持っているので、つまり本実施形態で説明したSiON膜4に比べて、深さ方向に亙る窒素濃度分布の対称性が高いので、印加電圧の極性に対して対称性の高い電気的特性を得ることができる。

【0087】そのため、上記SiON膜は、例えばトンネル絶縁膜のように素子の動作モード(書き込み、消去)によってその印加電圧の極性が変わるような絶縁膜に用いることが有効であると考えられる。

【0088】(第2の実施形態)図7は、本発明の第2の実施形態に係るMOSFETの製造方法を示す工程断面図である。なお、図7で、図1または図5と対応する部分には同一符号を付してあり、詳細な説明は省略する(他の実施形態についても同様)。

【0089】本実施形態の特徴は、第1の実施形態のゲート電極の形成方法を2回繰り返すことによって、2重ゲート構造のゲート電極を形成することにある。まず、第1の実施形態の図5(d)の工程に続いて、図7(a)に示すように、第1層目の多結晶シリコン膜5上に第2の酸化膜22を形成する。

【0090】この酸化膜22の形成方法はその下の酸化 50

膜2のそれと同様であり、多結晶シリコン膜5の表面を酸性性雰囲気中で熱処理して形成しても良いし、あるいはCVD法等の堆積法によって形成しても良い。

【0091】次に図7(b)に示すように、酸化膜22上に厚さ10nm程度またはそれ以下の第2の非晶質シリコン薄膜3a2を形成する。次に図7(c)に示すように、シリコン基板1を第1の実施形態と同様に一酸化窒素(NO)を含む雰囲気中で熱処理して、非晶質シリコン薄膜3a2を結晶化して多結晶シリコン薄膜3p2に変えると同時に、酸化膜22をゲート電極間絶縁膜としての第2のSiON膜42に変える。このとき、多結晶シリコン薄膜3p2の表面にはSiON膜4'が形成される。

【0092】このようにして形成されたSiON膜42は、多結晶シリコン薄膜3p2側の表面部分が他の部分、特に第1層目の多結晶シリコン膜5側の表面部分よりも窒素濃度が高くなる。すなわち、SiON膜42の表面はオキシナイトライド膜4Aになっており、SiON膜4の裏面は窒素濃度が十分に低いSiON膜(酸化膜2から生じたもの)となっている。その理由は、上記第1の実施形態の場合と同様である。

【0093】次に図7(d)に示すように、多結晶シリコン薄膜3p2の表面に形成されたSiON膜4'を除去した後、多結晶シリコン薄膜3p2上に2層目の多結晶シリコン膜52を堆積する。

【0094】次に図7(e)に示すように、多結晶シリコン膜52、多結晶シリコン薄膜3p2、SiON膜42、多結晶シリコン膜5、多結晶シリコン薄膜3pおよびSiON膜4を周知のフォトリソグラフィおよびエッチングを用いてパターニングして、MOSFETのゲート電極部(ゲート絶縁膜、第1ゲート電極、ゲート電極間絶縁膜、第2ゲート電極)を形成する。

【0095】最後に、同図(e)に示すように、周知の方法に従ってソース拡散層6およびドレイン拡散層7を自己整合的に形成してMOSFETが完成する。本実施形態で説明した2重ゲート構造のゲート電極(第1ゲート電極、ゲート電極間絶縁膜、第2ゲート電極)は、例えばEEPROMのトンネル絶縁膜と制御ゲート電極とゲート電極間絶縁と浮遊ゲート電極からなるゲート電極部に用いると良い。

【0096】また、本実施形態では、第1および第2のSiON膜4、42の両方に本発明を適用したが、第1のSiON膜4は従来方法によって形成し、第2のSiON膜42だけに本発明を適用しても良いし、あるいは逆に第1のSiON膜4のみに本発明を適用しても良い。すなわち、第1および第2の窒化酸化4、42は一般にそれぞれ用途が異なるから、それぞれの用途に合わせて窒素の導入方法(成膜方法)を選択すれば良い。

【0097】また、本実施形態では、2重ゲート構造のゲート電極の場合について説明したが、第1の実施形態

のゲート構造の形成方法を3回以上繰り返すことによって、3重以上の多重ゲート構造のゲート電極を形成することもできる。この場合も、必要に応じて従来方法によって窒化酸化膜の一部を形成しても良い。

【0098】(第3の実施形態)図8は、本発明の第3の実施形態に係る半導体基板の製造方法を示す工程断面図である。

【0099】まず、図8(a)に示すように、サファイア基板11上に単結晶のシリコン膜12をエピタキシャル成長させ、SOS(Silicon On Sapphire)構造を形成する。

【0100】次に図8(b)に示すように、第1の実施形態で説明した窒化種としてNOを含む雰囲気中での熱処理をサファイア基板11に施すことによって、サファイア基板11とシリコン膜12との界面、およびシリコン膜12の表面にオキシナイトライド膜4A及びSiON膜4'をそれぞれ形成する。

【0101】最後に、図8(c)に示すように、シリコン膜12の表面に形成されたSiON膜4'を除去することによって、サファイア/SiON(オキシナイトライド)/シリコン構造の半導体基板が完成する。半導体素子はシリコン膜12に形成する。

【0102】このようにゲート絶縁膜よりも厚い絶縁膜に対しても、また材料がシリコン酸化膜でない絶縁膜に対しても本発明は適用できる。また、本実施形態では、いわゆるSOS基板を出発してシリコン膜12の下にオキシナイトライド膜4Aを形成したが、シリコン膜の裏面直下にSiO₂膜を有するいわゆるSOI基板を出発して、シリコン膜と酸化膜との界面にオキシナイトライド膜を形成することもできる。

【0103】また、ゲート絶縁膜よりも厚い他の絶縁膜の例としては、半導体装置一般に使用される層間絶縁膜があげられる。即ち、酸化膜である層間絶縁膜上にシリコン膜を形成し、上記実施形態の様に層間絶縁膜とシリコン膜間にオキシナイトライド膜を形成することが出来る。このようにして層間絶縁膜に本実施形態の方法を適用した場合には、層間絶縁膜上に形成されたオキシナイトライド膜を層間絶縁膜の保護膜として利用することができる。

【0104】これにより、例えば半導体装置の使用雰囲気中の水分が、層間絶縁膜を介して素子領域に拡散することによる、信頼性低下などの問題を防止することができるようになる。

【0105】(第4の実施形態)図9は、本発明の第4の実施形態に係るMOSFETのゲート絶縁膜の形成方法を示す工程断面図である。

【0106】本実施形態の特徴は、シリコンの供給源であるシリコン膜を全て消費して窒化酸化膜を形成することにある。まず、図9(a)に示すように、シリコン基板1上に酸化膜2を形成した後、この酸化膜2上に厚さ

0.5nm程度の極めて薄い非晶質シリコン薄膜3a'を例えばCVD法を用いて形成する。

【0107】次に図9(b)に示すように窒化種としてNOを含む雰囲気中で、非晶質シリコン薄膜3a'のシリコンが丁度消費される条件でもって、シリコン基板1を熱処理してSiON膜4を形成する。

【0108】ONを含む雰囲気中での熱処理の場合は、シリコンがゆっくりと消費されることによってSiONが形成される。また、熱処理中に形成されるSiONは窒素の拡散バリアとして働く。

【0109】したがって、非晶質シリコン薄膜3a'のシリコンが丁度消費される条件でもって、シリコン基板1をONを含む雰囲気中で熱処理すれば、表面では窒素濃度が高いが、裏面(シリコン基板1との界面)には窒素を含まないSiON膜4を形成することができるようになる。

【0110】なお、非晶質シリコン薄膜3a'のシリコンが丁度消費される条件よりも長い時間にわたって上記熱処理を行えば、表面のシリコンは消費され尽くしているので、NOを供給源とする窒素はSiON膜4を経由してSiON膜4とシリコン基板1との界面にいたり、その界面にもオキシナイトライド膜が形成される。このようにして、熱処理を1回行うだけで表面および裏面において窒素濃度が高いSiON膜4を形成することができる。

【0111】この後、周知の方法に従って多結晶シリコンゲート電極、ソース拡散層、およびドレイン拡散層を形成してMOSFETが完成する。なお、本実施形態の極めて薄い非晶質シリコン薄膜3a'を用いたSiON膜4の形成方法は他の実施形態にも適用できる。

【0112】なお、本発明は、上記実施形態に限定されるものではない。例えば、上記実施形態では単結晶のシリコン基板を用いたが、他の単結晶の半導体基板を用いても良い。また、上記実施形態では、MOSFETの場合について説明したが、本発明はバイポーラトランジスタや他の素子を含む半導体装置にも適用できる。その他、本発明の要旨を逸脱しない範囲で、種々変形して実施できる。

【0113】

【発明の効果】以上詳説したように本発明によれば、窒化種としてNO、N₂O、NH₃を用い、シリコンの供給源として窒素、シリコンおよび酸素を含む絶縁物または窒素を含むシリコン酸化膜との界面におけるシリコン膜を利用することにより、特性の劣化を招くことなく薄く形成することができる。窒素、シリコンおよび酸素を含む絶縁物または窒素を含むシリコン酸化膜を備えた半導体装置およびその製造方法を実現できるようになる。

【図面の簡単な説明】

【図1】本発明の第1の実施形態に係るMOSFETの製造方法を示す工程断面図。

【図2】図1のMOSTランジスタのゲート電極部中の窒素の深さ方向の濃度分布を二次イオン質量分析(SIMS)法によって調べた結果を示す図。

【図3】同実施形態の方法によって形成したMOS界面の固定電荷密度と導入窒素量との関係、および従来のNO窒化によって形成したMOS界面の固定電荷密度と導入窒素量との関係を示す特性図。

【図4】pチャンネル型MOSFETを同実施形態によって形成した後の熱工程に対するしきい値電圧の変動とばらつき、およびpチャンネルMOSFETを従来法によって形成した後の熱工程に対するしきい値電圧の変動とばらつきを示す図。

【図5】本発明の第1の実施形態の変形例に係るMOSFETの製造方法を示す工程断面図。

【図6】NO(白丸)、NH₃(黒丸)を用いて熱処理を行った場合のポリシリコン(Poly-Si)中の窒素濃度とポリシリコン膜厚との関係を示した図である。

【図7】本発明の第2の実施形態に係るMOSFETの製造方法を示す工程断面図。

【図8】本発明の第3の実施形態に係る半導体基板の製造方法を示す工程断面図。

【図9】本発明の第4の実施形態に係るMOSFETのゲート絶縁膜の形成方法を示す工程断面図。

【図10】NOを窒化剤として用いた場合の本発明の実施形態に係るSiON膜近傍の窒素酸素の濃度分布を示

した図である。

【図11】NH₃を窒化剤として用いた場合の本発明の実施形態に係るSiON膜近傍の窒素、酸素の濃度分布を示した図である。

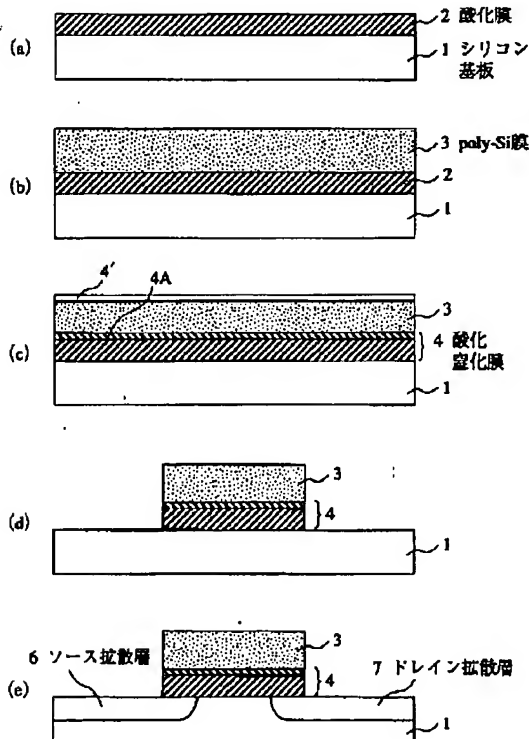
【図12】NOを窒化剤として用いて従来方法で形成したSiON膜近傍の窒素、酸素の濃度分布を示した図である。

【図13】NH₃を窒化剤として用いて従来方法で形成したSiON膜近傍の窒素、酸素の濃度分布を示した図である。

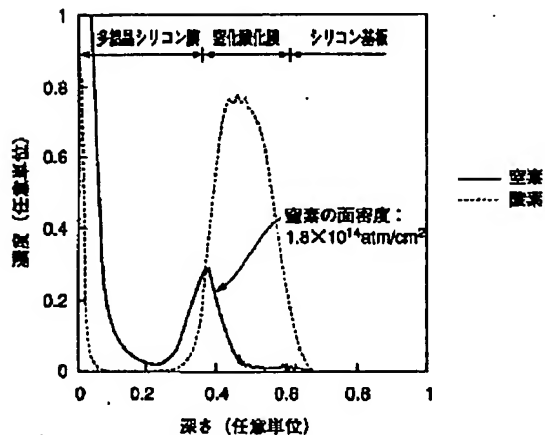
【符号の説明】

- 1…シリコン基板
- 2, 22…シリコン酸化(SiO₂)膜
- 3…多結晶シリコン膜
- 3a, 3a', 3a2…非晶質シリコン薄膜
- 3p, 3p2…多結晶シリコン薄膜(第1のシリコン膜)
- 4, 42…SiON膜
- 4'…SiON膜
- 4A…オキシナイトライド膜
- 5, 52…多結晶シリコン膜(第2のシリコン膜)
- 6…ソース拡散層
- 7…ドレイン拡散層
- 11…サファイア基板
- 12…シリコン膜

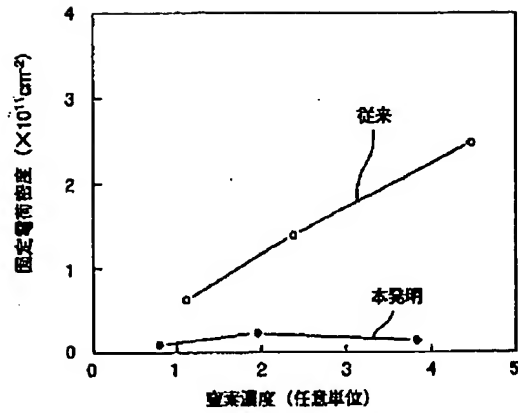
【図1】



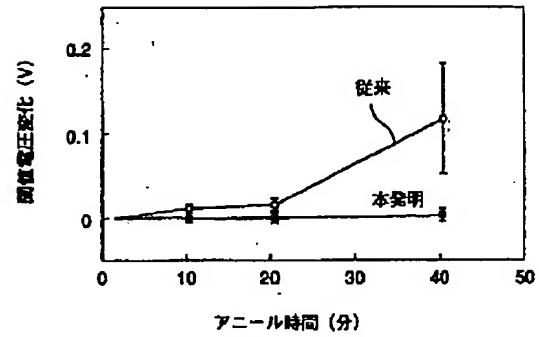
【図2】



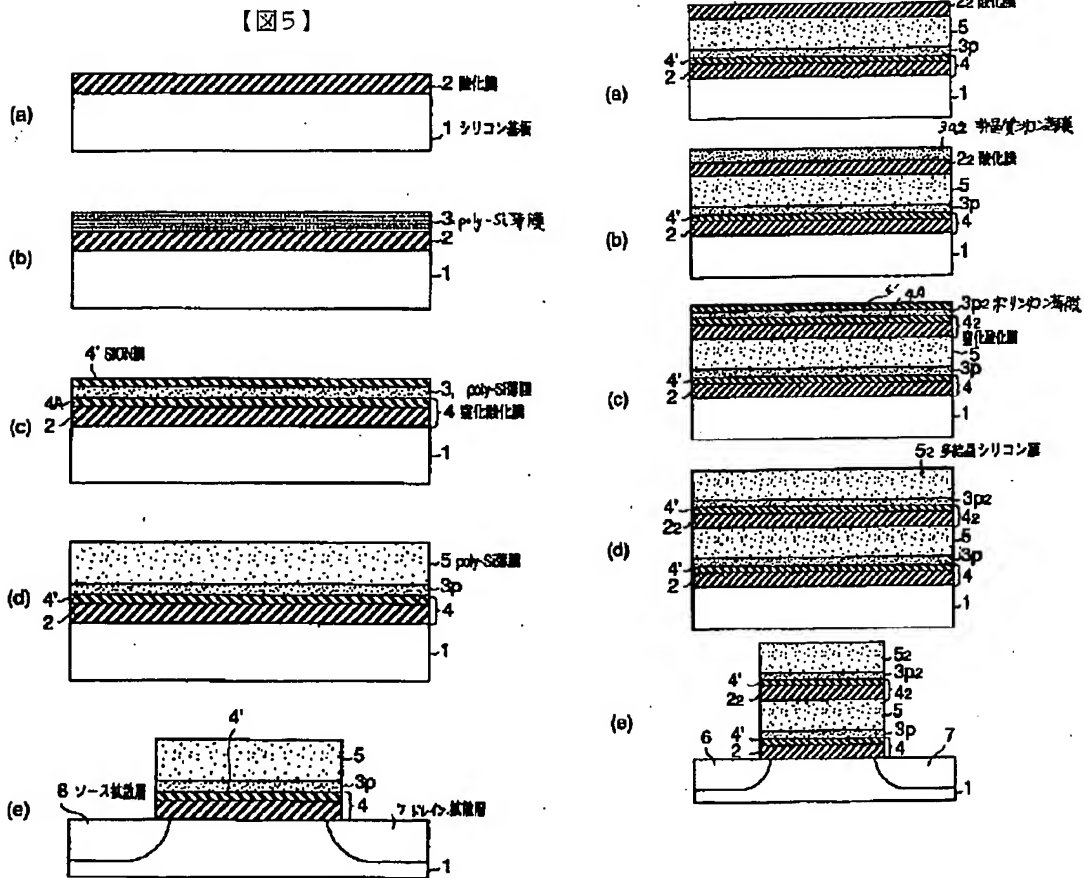
【図3】



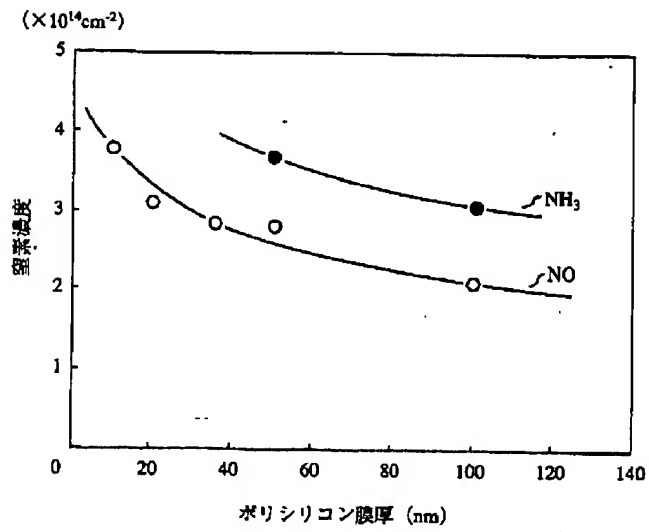
【図4】



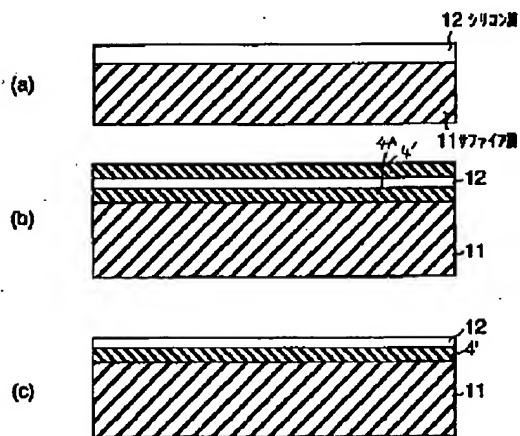
【図7】



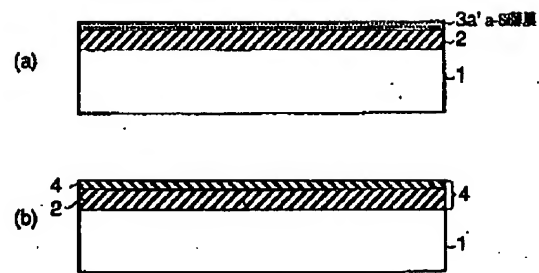
【図6】



【図8】

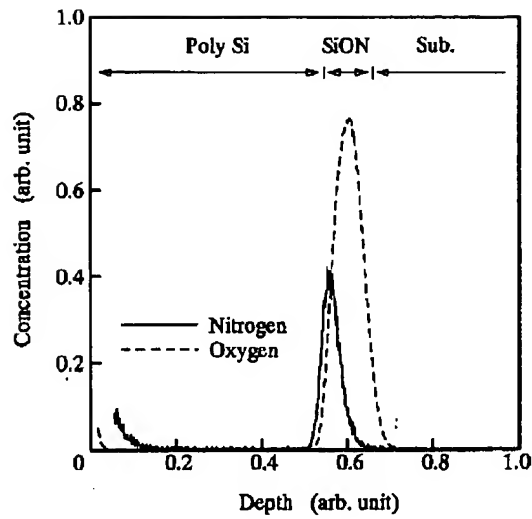


【図9】

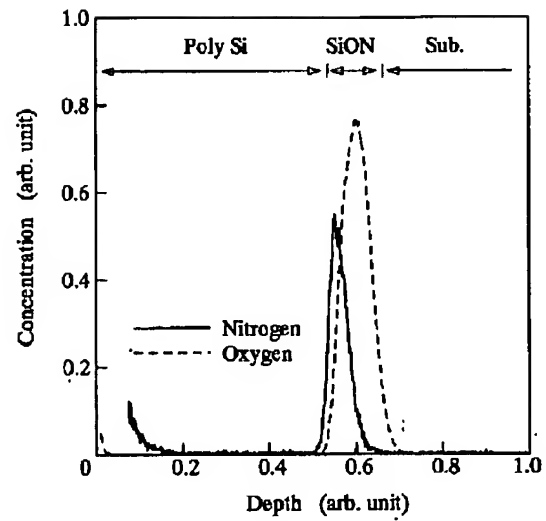


【図10】

NO窒化: 本発明

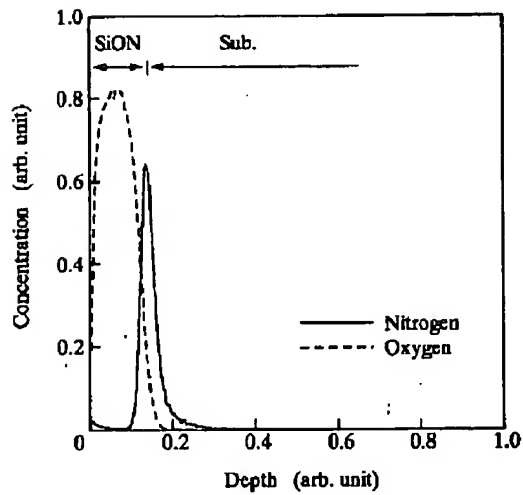


【図11】

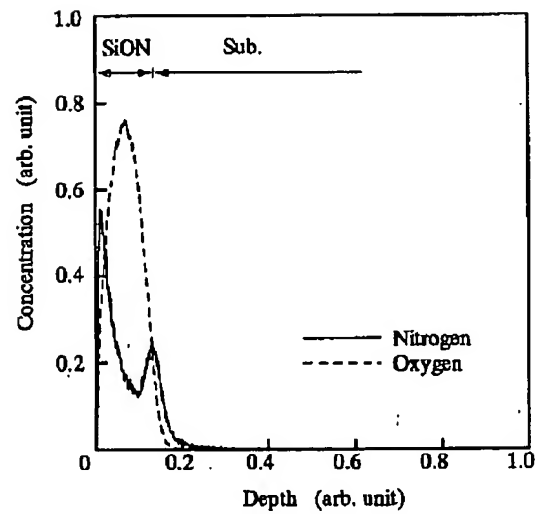
NH₃窒化: 本発明

【図12】

NO窒化: 従来法



【図13】

NH₃窒化: 従来法

フロントページの続き

(51)Int.Cl.⁷
)

識別記号

F I

ターマコード(参考

H O 1 L 29/78
21/8247
29/788
29/792

H O 1 L 29/78

3 7 1